

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-333249

(43)公開日 平成7年(1995)12月22日

(51) Int.Cl. <sup>6</sup> G 0 1 R 1/28 19/00 31/26 G 0 5 F 1/618	識別記号 B	府内整理番号 G	F I	技術表示箇所 3 1 0
--	-----------	-------------	-----	-----------------

審査請求 未請求 請求項の数1 FD (全5頁)

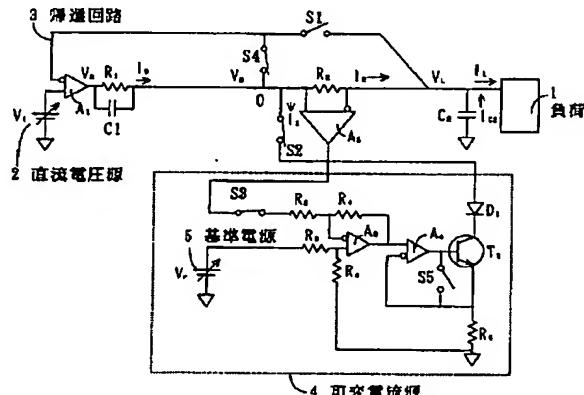
(21)出願番号 特願平6-143951	(71)出願人 390005175 株式会社アドバンテスト 東京都練馬区旭町1丁目32番1号
(22)出願日 平成6年(1994)6月2日	(72)発明者 橋本 好弘 東京都練馬区旭町1丁目32番1号 株式会 社アドバンテスト内

(54)【発明の名称】 I C 試験用電圧発生回路

(57)【要約】

【目的】 本発明は、 I C 試験用電圧発生回路において、動作特性試験時に負荷に与える電圧の変動が小さい電圧発生回路を提供することを目的とする。

【構成】 上記目的を達成するために、本発明は I C の直流特性試験後に、電源線と帰還回路との結合点と負荷の間に低抵抗を挿入し、また前記結合点から電流を吸い込む電流源を設け、この電流源は一定電流から前記低抵抗に流れる負荷電流の増減の量を逆に減増する構成とする。



## 【特許請求の範囲】

【請求項1】 諸特性を測定すべき負荷(1)に演算増幅器(A1)を通じて所定の直流電圧を与える直流電圧源(2)と、上記負荷(1)に並列に接続されたバイパスコンデンサ(C2)と、上記負荷(1)に与える電圧を取り出し上記演算増幅器(A1)に帰還させる帰還回路(3)と、上記演算増幅器(A1)の出力端子と上記負荷(1)との間に直列接続されて電流を検出する電流検出用の抵抗器(R1)及びこの電流検出用の抵抗器(R1)に並列に接続された位相補正用のコンデンサ(C1)とによって構成されるIC試験用電圧発生回路において、

上記負荷(1)に与える電圧を帰還回路(3)に取り出す結合点(○)と負荷(1)との間に接続された抵抗(R2)と、

一定電流値(K)から上記抵抗(R2)に流れる電流(I2)の増加あるいは減少量と同量の電流を逆に減少あるいは増加した引き込み電流(I1)を、上記結合点(○)近傍より取り出す可変電流源(4)と、を具備することを特徴とするIC試験用電圧発生回路。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】この発明は、例えばCMOS構造のLSI(大規模集積回路)のように静止時と動作時とで流れる電流の比が比較的大きいIC(半導体集積回路)の直流特性及び動作特性(ファンクショナル・テスト)を測定する場合等に用いるIC試験用電圧発生回路に関する。

## 【0002】

【従来の技術】図4に一例として高集積半導体テストに用いられている従来の電圧発生回路の構成を示す。図中1は、直流特性及び動作特性等の諸特性を測定しようとする負荷であるICを示す。負荷1に並列にバイパスコンデンサC2を接続している。負荷1には演算増幅器A1から直流電圧V<sub>o</sub>を与える。演算増幅器A1には帰還回路3を通じて負荷1に与える電圧V<sub>o</sub>を帰還させ、負荷1に与える電圧V<sub>o</sub>の変動を抑制する構造としている。この帰還回路3が負荷1に与える電圧V<sub>o</sub>を取り出す結合点○は、なるべく負荷1に近い点が望ましい。この直流電圧V<sub>o</sub>は直流電圧源2の出力電圧をV<sub>i</sub>とした場合、定常状態ではV<sub>o</sub>=V<sub>i</sub>である。

【0003】直流特性を測定するために、演算増幅器A1から負荷1に与えられる電流を検出するために、電流検出用の抵抗器R1と、この抵抗器R1に並列接続した位相補正用コンデンサC1とが設けられている。この電流検出用の抵抗器R1の両端に発生する電圧を、図示していないが、アナログ減算回路(差動増幅器)で取り出し、A/D変換器でデジタル電圧信号に変換し、負荷1の直流特性が測定される。つまり直流電圧源2の電圧V<sub>i</sub>を順次変化させたとき、各電圧毎に負荷1に流れる電

流を測定し、負荷1の電源端子の直流特性を測定する事ができる。このときICの内部セルに異常等があると、電源電流が規定値より増加あるいは減少するのでバイパスの良否判定ができる。

【0004】負荷1と並列にバイパスコンデンサC2を接続している。更にまた電流検出用の抵抗器R1にはこれと並列に位相補正用コンデンサC1を接続している。ここでバイパスコンデンサC2と位相補正用コンデンサC1の存在理由を簡単に説明する。負荷1が例えばCMOS構造のVLSIの場合、静止時は数μA(マイクロアンペア)の電流しか流れないのに対し、反転動作には数A(アンペア)程度の大きい電流I<sub>L</sub>が流れる場合がある。負荷1に流れる電流が大きく変動する場合に、その電流変動を演算増幅器A1が検知して応答するまでの時間遅れがあり、この期間中はバイパスコンデンサC2が負荷1に流れる電流変動を補償する動作を行う。つまり、負荷1に流れる電流が急増する場合はバイパスコンデンサC2から放電電流を放出させ、演算増幅器A1の遅れを補償する。また負荷1に流れる電流が急減する場合は、バイパスコンデンサC2は演算増幅器A1の遅れ動作によって流れ続ける大きい電流を充電電流として吸収し、演算増幅器A1の遅れを補償する。

【0005】一方位相補償用コンデンサC1はバイパスコンデンサC2を接続したことにより演算増幅器A1の動作が不安定になることを阻止するために設けられている。つまり、演算増幅器A1のオープンループゲインは、素子固有の一定周波数を越えると-6dB/オクターブの安定(発振等の動作が起きない)した減衰特性を呈する。然るにバイパスコンデンサC2を接続すると、バイパスコンデンサC2と電流検出用の抵抗器R1によって決まる周波数f<sub>1</sub>=1/(2πR<sub>1</sub>·C<sub>2</sub>)以上の周波数では-12dB/オクターブの減衰特性となる。この減衰特性のまま0dBを横切ると発振等の現象を起こし、不安定な動作となる。このため0dBに至る手前の周波数で、減衰特性を再び元の-6dB/オクターブに戻す必要があり、そのために位相補正用コンデンサC1を挿入する。その折点の周波数はf<sub>2</sub>=1/(2πR<sub>1</sub>·C<sub>1</sub>)となる。

【0006】この回路構造によれば、直流電圧源2から与える電圧V<sub>i</sub>を変化させることにより負荷1に与えられる電圧V<sub>o</sub>を変化させることができる。定常状態では負荷1に流れる電流I<sub>L</sub>と電流検出回路の抵抗R1を流れる電流I<sub>o</sub>とが等しいのでA/D変換器から出力される電圧値V<sub>m</sub>により、I<sub>o</sub>=I<sub>L</sub>=V<sub>m</sub>/R<sub>1</sub>を得る。よって、負荷1の内部抵抗R<sub>X</sub>は、R<sub>X</sub>=V<sub>o</sub>/I<sub>o</sub>=V<sub>i</sub>·R<sub>1</sub>/V<sub>m</sub>で求めることができ、印加電圧V<sub>o</sub>の変化に対する内部抵抗R<sub>X</sub>の変化つまり直流特性を測定することができる。

【0007】以上の説明により①静止時に流れる電流I<sub>o</sub>が微少値の場合には電流検出抵抗器R1の抵抗値が大

きいこと、②この電流検出用の抵抗器R1と並列に位相補正用コンデンサC1を接続しなければならないこと、③バイパスコンデンサC2が必要であること、等が理解できる。この電源回路を用いて負荷1の直流特性試験を行い、直流特性試験での良品については、同一測定装置でもって引き続き動作特性試験（ファンクショナル・テスト）を行う。動作特性試験はLSIの複数の信号入力ピンに入力信号パターンを与え、信号出力ピンから出力信号パターンを取り出し、その取り出した信号パターンと予め準備されている期待値パターンと比較して試験を行う。従って、動作特性試験での負荷1に与える電源電圧は定電圧が望ましい。

【0008】ここで従来の回路での各点の電圧電流の様子を図5を用いて詳細に説明する。図5Aは負荷1が反転動作したときの定電圧動作での負荷電流ILを示す。t10は負荷1に流れる電流の立ち上がり時間である。負荷電流ILの増加に伴い、電流I0が図5Bのように徐々に増大し始めるが演算増幅器A1の遅れのため急激には応答出来ず、これを補うためにバイパスコンデンサC2は負荷1に電流IC2を放電する（図5C）。これらのためバイパスコンデンサC2の電圧Voが低下する（図5D）。バイパスコンデンサC2の電圧の低下、即ち帰還回路3との結合点Oの電圧Voの低下によりその電圧Voが帰還されて演算増幅器A1側からバイパスコンデンサC2に充電電流IO（図5B）が大きく流れだす。この充電電流IOは電流検出用の抵抗器R1を通じて流れるので、抵抗器R1の両端ではVx=R1·IOの電圧降下を生じる。従って演算増幅器A1の出力端の電圧VAは図5Eのように変化する。バイパスコンデンサC2への充電が進みt20が経過すると、充電電流IOは減少し始めてt30を経過すると、反転動作時の定常状態となり電流I0は負荷電流ILと等しくなる。

【0009】負荷1が再び立ち下がり時間t11で静止に戻ると、各点の電圧電流特性は図5に示すように、それ立ち上がりと逆の特性を示す。即ち、負荷電流ILは減少するが、帰還回路の応答が遅れて演算増幅器A1からは電流IOが流れ続きその余分の電流をバイパスコンデンサC2が一時充電する。ここでt20、t30、t21、t31は、帰還回路を構成する演算増幅器A1、抵抗R1、コンデンサC1、C2等の総合的な周波数特性で決まが、演算増幅器A1の周波数特性が支配的である。そして一般的に、t1X《t2X《t3Xである。

#### 【0010】

【発明が解決しようとする課題】このIC試験用電圧発生回路を用いて、負荷1の動作特性を測定するとき、上述の図5Dのように負荷1に与える電圧Voは、立ち上がり及び立ち下がり時において、±Vxの大きな電圧変動がある。例えば、R1=0.1Ω、I0=5Aとする

と、負荷に与える電圧Voは、0.5vも変動してしまう。このように電圧Voが大きく変動すると、負荷であるLSIが誤動作したり、最悪の場合は負荷を破損したりする。また電圧が安定して判定せんとすると時間がかかり過ぎる。

【0011】本発明の目的は、ICの動作特性試験を行うときの、負荷1に与える電圧VLの変動が少なく、かつ安定した電圧発生回路を提供しようとするものである。

#### 【0012】

【課題を解決するための手段】上記目的を達成するため、本発明は従来のIC試験用電圧発生回路で、直流特性試験終了後の動作特性試験時に、スイッチで回路構成を変更し、負荷LSIに与える電圧Voを帰還回路に取り出す結合点と負荷との間に低抵抗を挿入し、結合点の近傍から前記低抵抗を流れる電流の増減量と同量の電流を逆に増減して吸い込む可変電流源を設ける構成とする。即ち、前記低抵抗の電流がA量増加すると、吸い込み電流をA量減少させる。

【0013】つまり負荷が静止時には結合点近傍から可変電流源に比較的大きな電流を吸い取り、負荷にはわずかな電流を供給する。そして反転動作したときには、吸い込み電流を少なくて負荷に大電流を供給するものである。そして低抵抗の値を非常に小さくすると、負荷の電源電圧の変動は少なくなる。例えば、低抵抗R2の値をR2=0.01Ωとし、負荷電流を前述と同じくIL=5Aとすると、電圧変動Vxは、0.05v=50mVと前述の10分の1の少ない変動となる。また、すぐに安定するので測定速度を高速にできる。

#### 【0014】

【実施例】本発明の一実施例を図1に示す。図4と対応する部分には同一符号で示す。図1の構成図で直流特性測定時にはスイッチS1とS5をオンし、スイッチS2、S3とS4をオフにして従来回路のように直流特性を測定する。そして動作特性試験時には、スイッチS1とS5をオフにし、スイッチS2、S3とS4をオンにする。すると負荷1に与える電圧を帰還回路3に取り出す結合点Oと負荷1との間に低抵抗R2を挿入することとなり、そして結合点O近傍から可変電流源4に電流I1を引き込む。この低抵抗R2に流れる電流I2に比例して発生する両端の発生電圧VYを差動増幅器A5を通して可変電流源4を駆動し、可変電流源4は低抵抗R2の発生電圧VYに反比例する電流I1を結合点O近傍から引き込むものである。この動作を詳細に説明する。

【0015】図1に示すように、低抵抗R2の両端に発生する電圧を差動増幅器A5で取り出し、演算増幅器A3の一方の入力端子に入力する。他端には基準電源5から基準電圧Vrを与える。抵抗R3とR4は演算増幅器A3とでn=R4/R3倍の直流増幅器を構成する。演算増幅器A3の出力電圧を電圧フォロアA4と通して

トランジスタT1を駆動し、結合点O近傍より電流I1を引き込む。引き込み電流I1は  $I1 = n(Vr - R2 \cdot I2) / R5 = K - I2 \cdot (n \cdot R2 / R5)$  となり、I1は一定電流Kを基準として、負荷1に供給する電流I2が増大する量だけ電流I1は減少し、逆に電流I2が減少すると電流I1はその量だけ増大する。ここでKは  $K = n \cdot Vr / R5$  である。このようにして、結合点Oの電圧V0が一度設定されると常に一定電圧となり、しかも演算增幅器A1の出力電流Ioも常に一定電流となって安定に動作し、負荷1に与える電圧変動も非常に小さくなる。次に数式を用いて詳しく説明する。

【0016】動作測定時に電圧が安定すると、結合点Oの電圧V0は、直流電圧源2の電圧Viと等しく  $V0 = Vi$  である。低抵抗R2の両端の電位差Vyは  $Vy = R2 \cdot I2$  である。基準電源5の基準電圧をVrとすると、差動増幅器A3の出力電圧Vbは  $Vb = n(Vr - Vy) = n(Vr - R2 \cdot I2)$  となる。引き込み電流I1は  $I1 = Vb / R5 = n(Vr - R2 \cdot I2) / R5 = K - I2 \cdot (n \cdot R2 / R5)$  であるから、引き込み電流I1は一定電流Kを基準として、負荷1に与える電流I2が増加あるいは減少した分だけ逆に減少あるいは増加した電流となる。また演算増幅器A1の出力電流Ioは  $Io = I1 + I2 = [n(Vr - R2 \cdot I2) / R5] + I2 = [I2 \cdot (R5 - n \cdot R2) + n \cdot Vr] / R5$  となる。抵抗R5を  $R5 = n \cdot R2$  に選定すると、 $Io = n \cdot Vr / R4$  となって、演算増幅器A1の出力電流Ioは常に一定値となる。この電圧電流の関係を図2を用いて説明する。

【0017】図2Aは負荷1が反転動作を行い負荷電流ILが増大した波形である。ここでt10は立ち上がり時間であり、t11は立ち下がり時間である。負荷電流ILが立ち上がり始めると、図2Bに示すように電源側からの電流I2が増大し始めるが、不足分が図2Cに示すようにバイパスコンデンサC2から放電電流IC2が流れる。電流I2の増加に伴い可変電流源4への引き込み電流I1は、図2Dのように電流I2の増加分だけ減少する。従って演算増幅器A1の出力電流Ioは、図2Eに示すように変化しない。出力電流Ioは変化しないので、結合点Oの電圧V0も変化せず、電源側は安定して一定電圧V0を供給続けることができる。また負荷1に与える電圧VLは  $VL = V0 - R2 \cdot I2$  であり、R2が低抵抗であるので電圧VLの変動は小さい。前述のように、R2が  $0.01\Omega$  (オーム) で、I2が  $5A$  (アンペア) であると、負荷電圧VLの変動は、 $50mV$  (ミリボルト) と小さくなる。この電圧変動は、抵抗の選び方により従来回路の数10分の1にできる。電圧はすぐに安定するので、高速測定もできる。

【0018】図3に動作特性測定時の他の実施例を示

す。図1と対応する部分には同一符号で示し、スイッチは省略する。図1の実施例では低抵抗R2両端の電位Vyと基準電圧Vrとを差動増幅器A3で比較したが、図3の他の実施例は負荷1に与える電圧VLと基準電圧Vrとの比較を差動増幅器A3で行う。つまり差動増幅器A3の一方の入力端に基準電圧源5より基準電圧Vrを与え、他端には負荷電圧VLを電圧フォロアA6を通じて与える。結合点Oの電圧をV0とし、基準電圧Vrを  $Vr = V0 - Vc$  に設定する。ここでVcは引き込み電流I2の最大値を決める選んだ値である。負荷電圧VLは、 $VL = V0 - R2 \cdot I2$  となる。従って差動増幅器A3の出力電圧Vbは、 $Vb = n(VL - Vr) = n(V0 - R2 \cdot I2 - V0 + Vc) = n(Vc - R2 \cdot I2)$  となる。この電圧Vbを電圧フォロアA4を通じてトランジスタT1を駆動して結合点Oより電流I1を吸い込む。電流I1は  $I1 = Vb / R5 = n(Vc - R2 \cdot I2) / R5 = Ko - I2 \cdot (n \cdot R2 / R5)$  となる。つまりI2が増加あるいは減少すると、I1はI2の増加分だけ減少し、減少分だけ増加する。

【0019】このときの演算増幅器A1の出力電流Ioは、 $Io = I1 + I2 = [n(Vc - R2 \cdot I2) / R5] + I2 = [I2 \cdot (R5 - n \cdot R2) + n \cdot Vc] / R5$  となり、 $R5 = n \cdot R2$  に選ぶと、 $Io = n \cdot Vc / R5$  となり、演算増幅器A1の出力電流Ioは常に一定となり、電源回路には変動が無く安定に動作する。

【0020】

【発明の効果】以上詳細に説明したように、本発明は直流特性測定時と動作特性測定時の回路構成を複数のスイッチで変更し、直列特性測定時には従来の回路構成で正しく迅速に測定し、動作特性測定時には本発明で開示した回路構成に変更して動作特性を測定する。従って動作特性測定時の電圧変動が数10分の1になり、定電圧特性が非常に良くなり、負荷デバイスの誤動作や破損が無くなり、測定時間が大幅に短縮できる。このように、その技術的効果はIC測定器にとって非常に大であり、測定時間短縮により経済的効果も大である。

【図面の簡単な説明】

【図1】本発明の一実施例の構成図である。

【図2】図1の実施例の動作を説明するための波形図である。

【図3】本発明の他の実施例の構成図である。

【図4】従来技術の構成図である。

【図5】図4の動作を説明するための波形図である。

【符号の説明】

1 負荷

2 直流電圧源

3 帰還回路

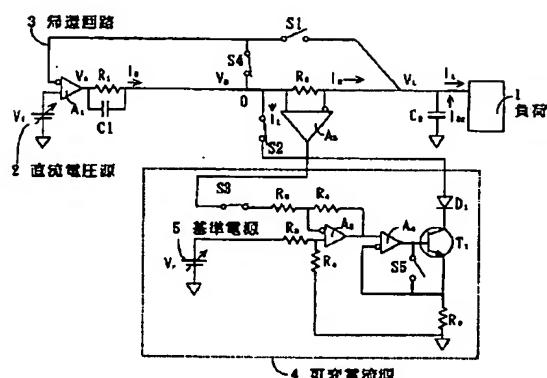
4 可変電流源

5 基準電圧源  
O 結合点  
V<sub>i</sub> 直流電圧  
V<sub>r</sub> 基準電圧  
A<sub>1</sub> 演算増幅器  
A<sub>3</sub> 差動増幅器  
A<sub>4</sub> 電圧フォロア  
A<sub>5</sub> 差動増幅器  
A<sub>6</sub> 電圧フォロア  
R<sub>1</sub> 電流検出用抵抗器

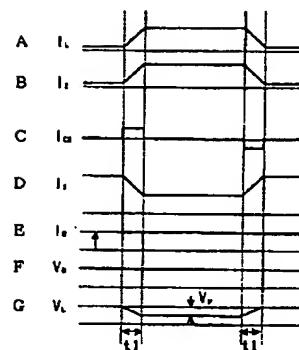
\* R<sub>2</sub> 低抵抗器  
R<sub>3</sub>、R<sub>4</sub> 演算用抵抗器  
R<sub>5</sub> 電流設定用抵抗器  
C<sub>1</sub> 位相補償用コンデンサ  
C<sub>2</sub> バイパスコンデンサ  
T<sub>1</sub> トランジスタ  
D<sub>1</sub> ダイオード  
S<sub>1</sub>、S<sub>2</sub> スイッチ  
S<sub>3</sub>、S<sub>4</sub> スイッチ  
S<sub>5</sub> スイッチ  
\*10

7

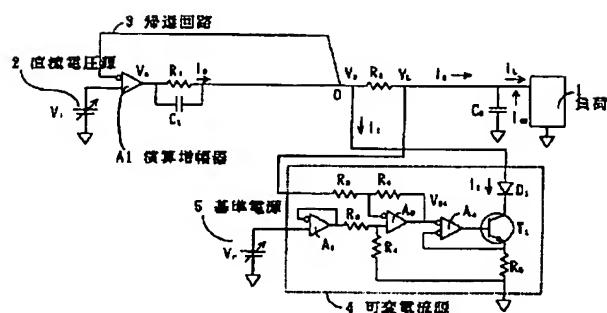
【図1】



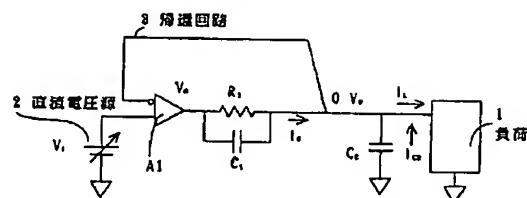
【図2】



【図3】



【図4】



【図5】

